

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-320970

(43)Date of publication of application : 12.12.1997

(51)Int.Cl.

H01L 21/205

H01L 27/108

H01L 21/8242

(21)Application number : 08-140272

(71)Applicant : NEC CORP

(22)Date of filing : 03.06.1996

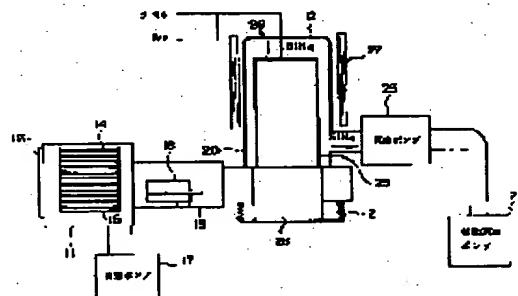
(72)Inventor : WATANABE HIROHITO
HIROTA TOSHIYUKI
OGAWA TAKASHI

(54) CAPTURE OF GASEOUS IMPURITY AND SEMICONDUCTOR MANUFACTURING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To improve surface area increment ratio of a film such as an HSG (Hemi-Spherical Grain)-Si film formed on a wafer.

SOLUTION: The inner wall of a reaction chamber 12 for forming the HSG-Si film on a wafer 14, and a boat 25 used to contain and support the wafer 14 in the reaction chamber, are pre-coated with a silicon film, prior to formation of the HSG-Si film. The wafer 14 is introduced into the pre-coated reaction chamber, thus the HSG-Si film is formed in a state where impurities on the wafer 14 are removed. Thus, by pre-coating the silicon film, moisture, oxygen, hydrogen carbide and organic materials as the impurities can be removed.



LEGAL STATUS

[Date of request for examination] 03.06.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3070660

[Date of registration] 26.05.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-320970

(43) 公開日 平成9年(1997)12月12日

(51) Int.Cl. ⁶	識別記号	片内整理番号	F I	技術表示箇所
H 0 1 L 21/205			H 0 1 L 21/205	
27/108			27/10	6 2 1 Z
21/8242				

審査請求 有 請求項の数13 O L (全 12 頁)

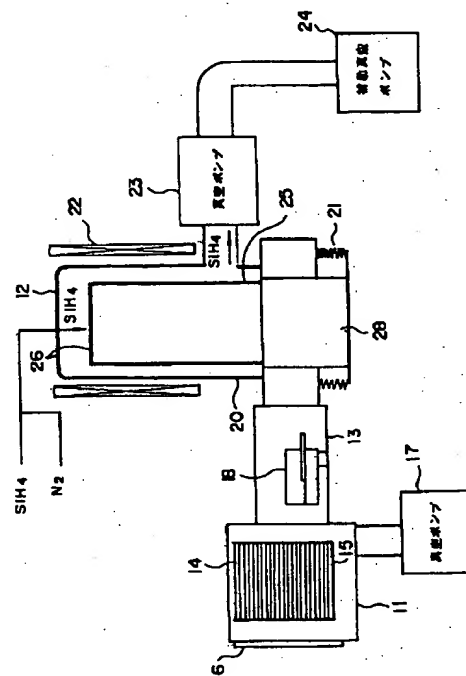
(21) 出願番号	特願平8-140272	(71) 出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22) 出願日	平成8年(1996)6月3日	(72) 発明者	渡辺 啓仁 東京都港区芝五丁目7番1号 日本電気株式会社内
		(72) 発明者	廣田 俊幸 東京都港区芝五丁目7番1号 日本電気株式会社内
		(72) 発明者	小川 貴史 東京都港区芝五丁目7番1号 日本電気株式会社内
		(74) 代理人	弁理士 後藤 洋介 (外2名)

(54) 【発明の名称】 気体不純物の捕獲方法及び半導体製造装置

(57) 【要約】

【課題】 HSG-Si膜等、ウェハ上に形成される膜の表面積増加率を向上させ得る半導体製造装置及び気体捕獲方法を提供することである。

【解決手段】 ウェハ上に、HSG-Si膜を形成するための反応室の内壁、及び、反応室内において、ウェハを収容、支持するために使用されるボートに、HSG-Si膜形成に先立ち、シリコン膜をプリコートしておく、プリコートされた反応室内にウェハを導くことにより、ウェハ上の不純物を除去した状態で、HSG-Si膜を形成する半導体製造装置及び製造方法が得られる。シリコン膜をプリコートしておくことによって、不純物としての水分、酸素、炭化水素、及び有機物を除去できる気体不純物の捕獲方法が得られる。



【特許請求の範囲】

【請求項1】 所定の処理を行う処理系の内壁に、所定の処理に先立ち、前記内壁にシリコン膜をコーティングしておき、前記処理系における気体不純物をシリコン膜により捕獲することを特徴とする気体不純物の捕獲方法。

【請求項2】 処理室内に、半導体ウェハを導入して、所定の処理を行う際に、前記所定の処理に先立ち、前記半導体ウェハを構成する半導体と同一種類の半導体によって形成された半導体膜を前記処理室内にコーティングした後、前記半導体ウェハを処理室内に導入して、半導体ウェハから放出される気体不純物を前記半導体膜により捕獲、除去することを特徴とする気体不純物の捕獲方法。

【請求項3】 請求項2において、前記コーティングされる半導体膜はシリコン膜であることを特徴とする気体不純物の捕獲方法。

【請求項4】 請求項3において、シリコン系ガスを導入することによって、前記シリコン膜をコーティングすることを特徴とする気体不純物の捕獲方法。

【請求項5】 請求項4において、前記シリコン系ガスは、シランガス、ジシランガス、トリシランガス、テトラシランガスの少なくとも一つを含んでいることを特徴とする気体不純物の捕獲方法。

【請求項6】 請求項2において、前記コーティングされる半導体膜は、酸素、水分、並びに、酸性及びアルカリ性の不純物、または、有機物を除去できると共に、前記所定の処理に使用される不活性ガスに対しては不活性であることを特徴とする気体不純物の捕獲方法。

【請求項7】 請求項6において、前記コーティングされる半導体膜は、ゲルマニウム膜であることを特徴とする気体不純物の捕獲方法。

【請求項8】 請求項1または2において、前記所定の処理は、半球粒状のグレインを電極表面に有する積層型キャパシタを形成するための処理であることを特徴とする気体不純物の捕獲方法。

【請求項9】 処理空間を規定する排気可能な処理室と、前記処理空間内に処理すべきウェハを搬入する搬入手段と、前記ウェハが処理空間に搬入される前に、前記処理空間にガスを導入し、前記処理室の内壁に前記ガスによって定まる半導体膜を形成する手段とを備えていることを特徴とする半導体製造装置。

【請求項10】 請求項9において、前記ガスはシリコン系ガスであり、且つ、半導体膜はシリコン膜であることを特徴とする半導体製造装置。

【請求項11】 請求項9において、前記処理空間内に、前記ウェハを複数枚設置できるウェハ設置用ポートが設けられていることを特徴とする半導体製造装置。

【請求項12】 請求項11において、前記ウェハ設

置用ポートは、前記処理室の内壁と共に、前記半導体によって予めコーティングされていることを特徴とする半導体製造装置。

【請求項13】 請求項12において、前記ウェハ設置用ポートは、複数のシェルフに分割されていることを特徴とする半導体製造装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置製造の際に、気体不純物を捕獲するのに使用される気体不純物の捕獲方法、及び、当該捕獲方法を用いて半導体装置を製造する半導体製造装置に関する。

【0002】

【従来の技術】最近、ダイナミックRAM（以下、DRAMと略称する）等の半導体メモリのような半導体装置では、更に、高い集積度が要求されており、この要求に応えるために、各メモリセルに必要な面積も、極めて縮小されている。例えば、1MDRAM或いは4MDRAMでは、最小設計幅が0.8 μ mとなるような設計ルールが採用されており、他方、16MDRAMでは、最小設計幅が0.6 μ mとなるような設計ルールが採用されている。このように、メモリセルの面積が縮小すると、メモリセルに蓄積される電荷の量も小さくなってしまい、高集積化と共に、メモリセルとして必要な電荷量を確保することが難しくなっている。

【0003】一方、メモリセルに必要な電荷量を確保するために、トレンチ型又は積層型のキャパシタを備えたメモリセルが提案され、実用化されている。

【0004】このうち、積層型のキャパシタを有するメモリセル構造は、トレンチ型のキャパシタを備えたものに比較して、ソフトエラー耐性において高く、また、シリコン基板に損傷を与えないと言う利点を有しているため、次世代におけるメモリセル構造として期待されている。また、トレンチキャパシタを積層型トレンチ構造とすることで、トレンチにおける α 線耐性を高めることも検討されている。したがって、積層型メモリセルは、次世代技術として有望である。

【0005】ここで、64M以上のDRAMに適用できる積層型キャパシタとして、HSG(hemispherical-grain)技術、即ち、半球状粒子技術を用いたものが提案されている（特願平7-072,276号明細書）。HSG技術は、キャパシタの蓄積電極の表面に半球状の粒子或いはマッシュルーム状の粒子を多数形成することにより、実質的に、蓄積電極の表面積を拡大し、これによって、大きな容量を実現しようとするものである。

【0006】上記した蓄積電極を形成する場合、堆積されたアモルファスシリコン層上に、核となるべきシリコン原子を配列するために、SiH₄等のシリコン含有ガスを照射し、この照射の後に形成された核を中心とし

て、核周辺部のシリコン原子を集めることにより、表面に大きな凹凸、即ち、半球状或いはマッシュルーム状の粒子を形成している。半球状或いはマッシュルーム状の粒子を有する膜は、結果として、ポリシリコン膜となっており、以後、半球状或いはマッシュルーム状の粒子を有する層をHSG-Si膜と呼ぶ。

【0007】このように、アモルファスシリコン上に、半球状の粒子を形成する場合、アモルファスシリコンの表面に、自然酸化膜等が数原子層形成されると、酸素原子がSi原子のマイグレーションを抑制するために、半球状の粒子を形成することができなくなってしまう。実際、自然酸化膜としてのシリコン酸化膜は、酸素分圧が 1×10^{-8} Torr程度においてもアモルファスシリコン上に形成されてしまう。このため、半球状の粒子を形成する際、不純物として酸素や水等の不純物が雰囲気中に残存するのを防止しなくてはならない。

【0008】上に引用した公報では、アモルファスシリコン上に形成された自然酸化膜をフッ化水素水で処理することにより除去した後、ロードロック室を有する装置にウェハを導入し、HSG-Si膜を形成する方法を開示している。

【0009】

【発明が解決しようとする課題】しかしながら、上記したように、フッ化水素水処理によって、一旦、ウェハ上の自然酸化膜を除去しても、ロードロック室を通して、真空ポンプにより排気され、加熱されている反応室（石英製、SiC製等）に、多数枚のウェハを導入した場合には、再度、自然酸化膜がアモルファスシリコン上に形成されており、且つ、水分等の不純物が加熱されている反応室内に残存していることが確認された。この原因は、ウェハ上に形成されているシリコン酸化膜の内部や表面に吸着している水分が反応室に導入されることで加熱される為に脱離するからである。ウェハ枚数が少なければ、層間膜等から脱離する水分や酸素及び有機物の影響は少ないが、多数枚のウェハを導入すると、不純物の量が増えるために、清浄なSi膜表面を維持することが難しくなる。特に、水分分圧の増加はHSG形成に強く影響を及ぼす。なぜなら、この脱離した水分によりウェハ上の電極表面は酸化される為である。

【0010】このように、自然酸化膜がアモルファスシリコン上に残存している場合、シリコン含有ガスを照射しても、核となる原子に対して、シリコン原子が十分に集合せず、このため、HSG-Si膜の表面増加率には限界があることが判明した。これは、自然酸化膜がアモルファスシリコン表面のシリコン原子のマイグレーションを抑制するためである。また、一旦、電極表面が酸化されると、ロードロック室及びアニール室の真空度をターボポンプ等により 1×10^{-8} Torr程度まで高くしても、HSG-Si膜の表面増加率の改善は見られなかった。

【0011】一方、特開平5-206,046号公報には、半導体製造時の熱処理工程で使用される炉芯管自体に、不純物をゲッタリングする能力を持たせることが提案されている。ここでは、炉芯管をポリシリコンによって形成すると共に、炉芯管製造の際、ポリシリコン自体の不純物を炉芯管の上端部に集めるような熱処理が行われている。

【0012】当該公報は、HSG-Si膜形成の際の表面増加率に限界があるという問題点について指摘していない。また、半球状粒子を有する膜、即ち、HSG-Si膜を形成するために、この炉芯管を使用することについても、上記した公報は、何等、示唆していない。

【0013】更に、例え、当該公報に係る炉芯管を半球状粒子形成のために適用したとしても、不純物ゲッタリング能力を炉芯管自体に持たせているため、炉芯管の使用の度毎に、不純物の付着により炉芯管のゲッタリング能力が低下していくため、炉芯管自体を取換えることが、或いは、炉芯管を高温で再処理することが必要となってしまう。したがって、この炉芯管は、何度も、繰り返し使用される場合には、不向きである。

【0014】次に、特開平1-197,388号公報を参照すると、この公報には、分子線結晶装置の成長室内に、真空中における残留不純物を吸着、吸収できる高純度のゲッタ材料を付着させることが提案されている。ここで上げられたゲッタ材料としては、高純度のAl、Mn、Nd、Sc、Sm、及び、Ybが例示されている。このように、上記した公報では、これらAl等によって形成された金属のゲッタ材料がH₂、O、CO、CO₂等の残留不純物を捕獲するのに適していることを指摘している。

【0015】しかしながら、このような金属のゲッタ材料は、500℃以上の高温熱処理によってガス化し蒸発してしまうため、反応室全体が高温熱処理を受けるような半導体装置の製造には適用できない。また、一般に、金属がSiに付着すると、デバイス特性を劣化させるという欠点を有するために、金属のゲッタ材料は、デバイス製造には不向きである。

【0016】実際、HSG技術によってHSG-Si膜を形成する場合、通常、LPCVD装置のアニール室内（即ち、減圧され、高温に保たれた反応室内）で、アモルファスシリコンを550℃程度の高温で熱処理し、アニールすることにより、HSG-Si膜を形成している。このように、HSG-Si膜を形成する場合、550℃程度の高温熱処理が必要であるから、上記した公報に記載された金属のゲッタ材料は、HSG-Si膜の形成の際におけるゲッタ材料として使用できない。

【0017】本発明の目的は、多数枚のウェハをチャンバー内に導入しても、層間膜から脱離する水分や酸素或いは有機物の影響を完全に除去して、HSG-Si膜を均一に且つ安定して、高スループットで形成すること

ができる半導体装置の製造方法を提供することである。

【0018】本発明の他の目的は、HSG-Si膜の形成に適した気体不純物の捕獲方法を提供することである。

【0019】本発明の更に他の目的は、550℃程度の高温においても、蒸発しないゲッタ材を用いた半導体製造装置を提供することである。

【0020】本発明の更に他の目的は、このゲッタ材として、ウェハが接触しても、デバイス特性を劣化させない材料を用いた半導体製造装置を提供することである。

【0021】本発明の他の目的は、ゲッタ材として、金属材料以外の材料を使用した半導体製造装置を提供することである。

【0022】

【課題を解決するための手段】本発明によれば、所定の処理を行う処理系の内壁に、所定の処理に先立ち、前記内壁にシリコン膜をコーティングしておき、前記処理系における気体不純物をシリコン膜により捕獲する気体不純物の捕獲方法が得られる。ここで、所定の処理は、HSG-Si膜を形成するための処理であり、この捕獲処理方法を使用することにより、自然酸化膜を弗酸等で除去する必要がなくなる。

【0023】更に、本発明では、処理空間を規定する排気可能な処理室と、前記処理空間内に処理すべきウェハを搬入する搬入手段と、前記ウェハが処理空間に搬入される前に、前記処理空間にガスを導入し、前記処理室の内壁に前記ガスによって定まる被覆膜を形成する手段とを備えている半導体製造装置が得られる。ここで、被覆膜は、リンをドーブしたHSG-Si膜であってもよい。

【0024】

【発明の実施の形態】図1を参照すると、本発明の一実施の形態に係る半導体製造装置は、試料室11及び反応室12とを備え、試料室11及び反応室12との間には、真空中に保持されたロードロック室13が設けられている。

【0025】このうち、試料室11には、複数枚のウェハ14を収容したカセット15が試料室11のドア16を介して、大気中から搬入される。ここで、各ウェハ14には、DRAMを構成するMOSFETと共に、これを覆うように、形成されたシリコン酸化膜系の層間膜が形成され、更に、その上部にキャパシタとして使用されるアモルファスシリコン膜が形成されているものとする。また、試料室11には、真空ポンプ17が連結されており、この真空ポンプ17により、試料室11は 1×10^{-6} Torr程度の水分分圧以下の真空度まで排気されている。尚、試料室11では、アモルファスシリコン上に形成された自然酸化膜をフッ化水素等により、除去する前処理が行われても良い。

【0026】一方、試料室11に対してゲートバルブ（図示せず）によって連結されたロードロック室13には、ウェハ搬送用ロボット18が設けられており、当該ロボット18により、試料室11のカセット15に収容されたウェハ14は、一枚づつ試料室11からロードロック室13を介して反応室12に搬送される。

【0027】反応室12は、石英、SiC等によって形成されたチャンバー部分20と、該チャンバー部分20の下部に設けられ、大気との隔絶用ベローズ部分21とを備えている。隔絶用ベローズ部分21は、後述するように、図の上下方向に伸縮可能である。

【0028】また、反応室12の外側には、コイルによって形成されたヒーター22が設けられており、且つ、反応室12は、真空ポンプ23及び補助真空ポンプ24によって排気される。更に、反応室12内には、ウェハ14を複数枚収容できるウェハ設置用ポート25が設置台28上に位置付けられていると共に、シラン(SiH₄)等のシリコン含有ガス及びN₂等の不活性ガスを導入するための導入管が接続されている。

【0029】ウェハ搬送用ロボット18によって搬送されたウェハ14が反応室12に搬送される前に、当該反応室12内には、シリコン含有ガスが導かれる。この時、反応室12は、シリコン含有ガスの分解温度以上の温度、例えば、600℃に保たれている。ただし、HSG形成を行う温度において、前記シリコン含有ガス導入が行われても良い。

【0030】この雰囲気の下で、シリコン含有ガスは、シリコン膜の形で、反応室12のチャンバー部分20の内壁、並びに、ウェハ設置用ポート25の外壁に、止まり、図1に太線で示すように、反応室12の内壁及びポート25にはシリコン膜26が形成される。このようにして、反応室12及びポート25はシリコン膜26によってブリコートされた状態になる。このブリコート中に反応室内の水分や酸素或いは有機物はシリコン膜26中に捕獲される。尚、シリコン膜26のブリコート中、反応室12は真空ポンプ23及び補助真空ポンプ24によって排気されており、この結果、余分なシリコン含有ガスは、反応室12から排気される。更に、反応室12の排気は、シリコン膜26のブリコート後も、行われおり、反応室12内は、 1×10^{-6} Torr程度の真空度に保たれる。

【0031】反応室12内及びウェハ設置用ポート20にシリコン膜26がブリコートされると、図2に示すように、反応室12の隔絶用ベローズ部分21が図の下方に伸長される。このため、ウェハ設置用ポート20は、設置台28と共に、図の下方に移動する。この状態で、ウェハ設置用ポート20は、ウェハ14を搭載できる位置に置かれることになる。

【0032】次に、ロードロック室13と反応室12との間のゲートバルブ（図示せず）が開かれ、ウェハ搬

送用ロボット18に搭載されたウェハー14がウェハー設置用ポート20に搬送され、保持される。ここで、試料室11からロードロック室13を介して搬入されたウェハー14には、試料室11において、フッ化水素処理を行った場合にも、試料室11に導入前にフッ化水素水処理した場合にも、酸素、水分、及び、炭化水素(HC)、有機物等の不純物が不可逆的に付着しており、これらの不純物は、試料室11及びロードロック室13中の真空度を上げてても除去できなかった。

【0033】このように、不純物の付着したウェハー14は、シリコン膜26をブリコートした反応室12のチャンパー部分20に導かれ、続いて、同様にブリコートされたウェハー設置用ポート25内に搭載される。反応室12内には、不活性ガスとして窒素ガスN₂が導入される一方、反応室12は、550℃以上の温度に保たれた状態で、真空ポンプ23及び補助真空ポンプ24により排気されている。この時、N₂ガスはブリコートしたシリコン膜とは反応しない為に、ウェハーには捕獲されない。

【0034】ここで、ウェハー14上に付着した不純物は、一部、真空ポンプ23及び補助真空ポンプ24の排気により、除去される。また、前記した様に、反応室12は550℃に保たれている為に、ウェハー設置用ポート25は、下方に移動しても300℃程度に温まっている。この温度でウェハーが移載されるとウェハー14上に吸着している不純物の一部が脱離し、シリコンコートされている部分に捕獲されたり、排気ポンプにより除去される。

【0035】したがって、ウェハー14のアモルファスシリコン表面及びその電極周辺の層間膜から、酸素、水分等の不純物が除去されるため、アモルファスシリコン表面は清浄に保たれ、自然酸化膜の形成を防止できた。

【0036】前述した様に、図2に示した形式で、ウェハー14上の不純物が一部除去されると、図3に示す様に、反応室12のベローズ部分21が収縮され、ウェハー設置用ポート25は、当該ポート25に設置された所定枚数のウェハー14及び設置台28と共に、図の上方に移動する。更に、ウェハー14移載時に脱離しなかった不純物は、上記した550℃の反応室12にウェハー導入する際に加熱されることで蒸発して、チャンパー部分20及びウェハー設置用ポート25に被覆されたシリコン膜26に吸着して、捕獲される。

【0037】図3に示された状態で、ウェハー設置用ポート25に搭載された各ウェハー14に、シリコン含有ガスとしてシランガスを照射して、連続してアニールすることで、シリコン原子により構成された核を各ウェハー14上のアモルファスシリコン電極上に形成する。各ウェハー14には、前述したように、不純物を除去した清浄なリンドープアモルファスシリコン表面が形成されているから、シランガスはこの表面で分解し、シリコン

膜が堆積する。堆積したシリコン膜中のリン濃度は低いために、シリコン原子のマイグレーションが容易に起こり核を形成する。この核を中心として粒子を成長させることができる。シラン照射後の反応室12は、550℃の温度、及び、 1×10^{-4} Torrの真空度に保たれている。各ウェハー14はこの雰囲気中で、30分間保持された。また、シランガスの流量は15 SCCMで導入された。

【0038】上記したシリコン膜26のブリコートは、HSG-Si膜の形成の度毎に行われても良いし、所定回数、HSG-Si膜が形成され、シリコン膜26の不純物捕獲能力が低下したときに、行われても良い。

【0039】図4を参照すると、本発明の第2の実施の形態に係る半導体製造装置は、反応室12内に配置されたウェハー設置用ポート25の垂直方向に、所定の間隔を置いて、複数のダミーウェハー30を配置した構成を備えている。ここで、各ダミーウェハー30は、シリコン、石英、又は、炭化シリコン(SiC)によって構成されており、各ウェハー14(図4では図示せず)を互いに隣接するダミーウェハー30の間に配置できる間隔を置いてポート25内に配列されている。

【0040】図4では、ダミーウェハー30間に、ウェハー14を配列する前に、図1と同様に、隔絶用ベローズ部21を収縮させることにより、ポート25を図4の上方に移動させる。この状態で、反応室12内を530℃まで加熱し、続いて、シリコン含有ガスとして、シラン(SiH₄)を反応室12内に照射する。照射されたシランは上記した温度で分解して、反応室12のチャンパー部20の内壁、ポート25、及び、ポート25の内部のダミーウェハー30の上下両面に、シリコン膜26として付着する。

【0041】上記したように、反応室12、ポート25、ダミーウェハー30にシリコン膜26が形成されると、シランの照射を停止して、真空ポンプ23及び補助ポンプ24を動作させ、反応室12内を真空状態にする一方、図5に示すように、不活性ガスとして、窒素ガスN₂を反応室12内に導入する。このN₂は前述した様に、ブリコートしたシリコン膜とは反応しない。この時、図5に示すように、反応室12のベローズ部21を伸長し、ポート25を設置台28及びダミーウェハー30と共に、下方に移動させておく。ポート25を下方に移動させた状態で、ロードロック室13内のウェハー搬送用ロボット18から、反応室12内のポート25に設けられたダミーウェハー30の間に、各ウェハー14を順次配置して行く。この例の場合、ウェハー14がダミーウェハー30間に配置される度毎に、隔絶用ベローズ部21は最下部から、順次、収縮され、ポート25を設置台28と共に上昇させて行く。このため、ウェハー14はポート25の最上部から下方に、ダミーウェハー30の間に順次配列されることになる。

【0042】この場合にも、第1の実施の形態の場合と同様に、反応室12は約550℃の温度に保たれており、且つ、不活性ガスとして窒素ガスが反応室12内に導入されている。従って、ポート25によって搬送されたウェハは徐々に加熱されていくことになる。また、不活性ガス導入と同時に、反応室12は真空ポンプ23及び補助真空ポンプ24により排気されている。

【0043】この例の場合、ポート25内に配列された各ウェハ14は、ダミーウェハ30によって間隔を置いて挟まれた状態にあり、且つ、各ダミーウェハ30は、水分、酸素、炭化水素(HC)等の不純物を吸着、捕獲できるシリコン膜によって覆われている。ここでは、ウェハ14をポート25の上方から順次セットすることについて述べたが、ウェハ14をポート25の下方側から順次セットしても良い。なぜなら、ダミーウェハ30は炉芯管から出したばかりであれば、加熱されている為にウェハ14に付着している不純物を除去する効果があるためである。

【0044】図6に示すように、試料室11のカセット15にセットされたウェハ14が、ロードロック室13内のウェハ搬送ロボット18により全て反応室12のポート25に搬送されると、ポート25は、ベローズ部分21の収縮により、反応室25のチャンパー部分20内で、最も高い位置に配置されることになる。図6からも明らかなように、ポート25内の各ウェハ14は、シリコン膜26によりブリコートされたダミーウェハ30、及び、ポート25によって完全に囲まれた状態になる。

【0045】また、各ウェハ14と隣接したダミーウェハ30との間の間隔は、図1等を参照して説明した第1の実施の形態におけるウェハ14とシリコン膜26との間の間隔に比較して極めて短い。また、不純物捕獲できる部分の面積が増加する。したがって、第2の実施の形態では、ウェハ14上の不純物を第1の実施例に比較してより効率的にシリコン膜26により除去することができ、各ウェハ14の表面は清浄な状態に保たれる。したがって、ウェハ14の表面には、自然酸化膜が殆ど形成されないし、また、コンタミネーションも生じない。

【0046】この状態で、不活性ガスとしての窒素ガスの反応室12への導入を停止し、真空ポンプ23及び補助真空ポンプ24により、所定の真空度、例えば、 1×10^{-4} Torrまで、反応室12内を排気する。

【0047】まず、反応室12は、約560℃の温度まで加熱される。続いて、図6に示すように、シランガス(SiH₄)が反応室12内に導入される。この結果、図5に示す工程により、清浄化された各ウェハ14上のアモルファスシリコン上には、シリコン原子が効率良く付着し、且つ、大きな凹凸を有するHSG-Si膜が形成できることが判った。

【0048】図7は、図6に示されたウェハ14の状態を拡大して示す図であり、反応室12の内部には、ウェハ設置用ポート25が位置付けられている。また、ウェハ設置用ポート25には、間隔を置いて、石英、SiC等によって形成されたダミーウェハ30が配列されている。図7に太線で示すように、反応室12の内壁、ウェハ設置用ポート25の表面、及び、ダミーウェハ30の表面には、水分、酸素、HC等に対してゲッターとして働くシリコン膜26がウェハ14をポート25に設置する前に、形成、付着されている。

【0049】図7では、シリコン膜26の形成後、ウェハ14が互いに隣接するダミーウェハ30の間に配置されている。図示されたウェハ14は、半導体基板141と、当該半導体基板141表面に形成されたデバイス層142とを備え、当該デバイス層142には、MOSFET等と共に、層間膜が形成されている。この場合、デバイス層142及び半導体基板141上には、試料室11及びロードロック室13を通過する際に、水分(H₂O)、酸素(O₂)、及び、炭化水素(HC)等が不純物として、付着しているものとする。

【0050】この状態で、ウェハ14が高温に保たれた反応室12のダミーウェハ30間に配置されると、デバイス層142の水分、酸素は、蒸発して、ウェハ14の上方に位置付けられているダミーウェハ30に形成されたシリコン膜26に捕獲されると共に、一部は反応室12内壁上のシリコン膜26に捕獲される。一方、ウェハ14の裏面からも、水分、炭化水素(HC)等の不純物が蒸発して、ウェハ14の下方に位置付けられたダミーウェハ30及び反応室12内壁のシリコン膜26に捕獲される。

【0051】図示された例では、ウェハ14の表面及び裏面と、ゲッターとして働くシリコン膜26との間の間隔が極めて狭くなっているため、前述したように、ウェハ14の表裏に自然酸化膜やコンタミネーション層が形成されるのを効率良く防止できる。

【0052】図8を参照すると、図7に示された半導体製造装置の変形例が示されており、ここでは、ダミーウェハ30の表裏に、凹凸を有するシリコン膜35が形成されている点で、図7の例とは異なっている。図8に示すように、シリコン膜35に凹凸を設けることにより、シリコン膜35の表面積を大きくすることができるため、シリコン膜35のゲッター能力を向上させることができる。したがって、この例に係る半導体製造装置では、ウェハ14からの不純物を図7の例よりも効率的に捕獲できるという利点がある。

【0053】また、表面に凹凸を有するシリコン膜35を形成するためには、例えば、ダミーウェハ30をシリコンによって形成しておき、HSG技術を応用して、シリコン表面に、シリコン含有ガス、例えば、シラン等を照射することで、公知の方法でHSG-Siを形成す

れば良い。尚、ダミーウェハー30に形成される凹凸による面積の拡大は、ウェハー14上に形成されるHSG-Si膜に比較して小さくても良いから、例えば、ダミーウェハー30上には、不純物が付着していても良い。また、ダミーウェハー30自身の表面に、加工により凹凸を形成しておき、この上に、Si膜を堆積する方法を用いても良い。

【0054】図9を参照すると、図7のもう一つの変形例が示されており、この図では、ダミーウェハー30上だけではなく、反応室12の内壁及びポート25の表面にも、凹凸を有するシリコン膜35が形成されており、これによって、不純物を捕獲するシリコン膜35の面積を更に拡大できる。このように、反応室12及びポート25に、凹凸を有するシリコン膜35は、公知の方法を用いて形成できるため、ここでは、詳述しない。

【0055】図10(a)及び(b)を参照して、本発明の第3の実施の形態に係る半導体製造装置を説明する。この実施の形態は、図10(b)に示されるように、一部を切り欠いた円形形状のダミーウェハー36と、このダミーウェハー36上に、直立した3本のウェハー保持バー37とを備えたウェハー保持部を備えている。ここで、ダミーウェハー36及び保持バー37は、シリコン、石英、又は、SiC等によって形成されており、前述した実施の形態と同様に、ダミーウェハー36及び保持バー37の表面は、シリコン膜によって被覆されている。

【0056】このように、一部を切り欠いた形状のダミーウェハー36を使用することにより、ダミーウェハー36をポート25に位置決めするのが容易になる。

【0057】この構成では、ロードロック室13(図6参照)から反応室12に搬送される各ウェハー14は、ウェハー搬送用ロボット18によりウェハー保持部の保持バー37上に搭載される。ウェハー14を保持バー37上に搭載しても、各ウェハー14のデバイス層142は、ダミーウェハー36と直接接触していないため、接触によるデバイス層142の汚染等を防止できる。

【0058】図10(c)を参照すると、図10(a)に使用できるダミーウェハー36の変形例が示されており、ここでは、円形形状のダミーウェハー36が示されており、且つ、当該ダミーウェハー36上にも、3本のウェハー保持部も図10(b)と同様に使用できる。尚、図10(b)及び(c)では、保持バー37の数を3本としたが、保持バー37の数は3本に限定されないことは言うまでもない。また、ウェハーが滑るのを防止する治具をダミーウェハー36上に設けても良い。

【0059】図10(a)～(c)においても、図8及び図9と同様に、ゲッターとして作用するシリコン膜26に、凹凸を形成しても良い。

【0060】図11(a)及び(b)を参照すると、本

発明におけるダミーウェハー38の他の例が示されており、ここでは、図11(b)に示されているように、ダミーウェハー38には、ウェハー搬送用ロボット18のアームを挿入するための切り込み部39が設けられている。図示されたダミーウェハー38上には、他の例と同様に、シリコン膜26が形成されており、図11(a)に示すように、ウェハー搬送用ロボット18により、直接、ウェハー14が搭載されている。また、この例においても、反応室12及びポート25の表面には、シリコン膜26が形成されており、これらシリコン膜26には、凹凸が設けられても良い。

【0061】図12を参照して、本発明に係る半導体製造装置のように、反応室12に予めシリコン膜26を形成した後、HSG-Si膜を形成した場合における効果を説明する。

【0062】まず、清浄な表面を有する自然酸化膜の無いHSG形成用リンドープ非晶質シリコン基板及び清浄な表面を有する自然酸化膜の無い酸化膜厚測定用シリコン基板をそれぞれ1枚用意すると共に、自然酸化膜が形成されていない48枚のシリコン基板(ウェハー)を用意して試料室11に搬入した後、反応室12に搬送した場合、図12の第1列に示されているように、反応室12にブリコートを施されていないときには、3オングストロームのシリコン酸化膜がアモルファスシリコン上に形成された。この時のHSG-Si膜の表面積増加率は、アモルファスシリコンの表面積の1.7倍であった。一方、反応室12にシリコン膜26によるブリコートを施した場合であって、図1に示すように、シリコン基板間に、ダミーウェハーのような隔絶板が無い時には、反応室12に搬送されたシリコン基板には、シリコン酸化膜が形成されず、且つ、HSG処理後のHSG-Si膜の表面積増加率は2.2倍であった。また、反応室12及びダミーウェハーのような隔絶板上に、シリコン膜を形成した場合にも、反応室12に搬送されたシリコン基板には、シリコン酸化膜が形成されず、且つ、HSG-Si膜の表面積増加率は2.2倍であった。

【0063】次に、試料室11に搬入される48枚のシリコン基板上に、4オングストローム程度の自然酸化膜が形成されている場合、反応室にブリコートを施されていない場合、清浄な表面を有するシリコン基板上に成長したシリコン酸化膜の膜厚は5オングストロームとなり、且つ、この反応室内でHSG-Si膜が形成されると、表面積増加率は1.5倍に止まっていた。

【0064】一方、シリコン膜によって、反応室、或いは、反応室及び隔絶板の双方をブリコートした場合、反応室内に搬入されたシリコン基板には、シリコン酸化膜が形成されず、且つ、この状態で形成されたHSG-Si膜の表面積増加率は2.2倍であった。

【0065】

【発明の効果】以上説明したように、本発明によれば、

反応室等の処理室に、ウェハに対して目的の処理を施す前に、予めシリコン膜によるブリコートしておくことにより、ウェハ上の不純物をシリコン膜によって捕獲し、ウェハ表面を清浄化でき、この結果、以後に行われるHSG-Si膜の表面積増加率を改善することができる。更に、ブリコートは、反応室等の処理室を取り換えることなく行うことができるため、経済性の面においても、非常に有効である。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る半導体製造装置の一工程を説明するための概略構成図である。

【図2】図1に示された半導体製造装置における他の工程を説明するための概略構成図である。

【図3】図1の半導体製造装置における更に他の工程を説明するための概略構成図である。

【図4】本発明の第2の実施の形態に係る半導体製造装置の一工程を説明するための概略構成図である。

【図5】図4に示された半導体製造装置における他の工程を説明するための概略構成図である。

【図6】図4に示された半導体製造装置における更に他の工程を説明するための概略構成図である。

【図7】図4～6に示された半導体製造装置の動作をより具体的に説明するために、一部を拡大して示す図である。

【図8】図7に示された部分の変形例を示す概略図である。

【図9】図7に示された部分の他の変形例を示す概略図である。

【図10】(a)は、本発明の第3の実施の形態に係る*

*半導体製造装置の部分拡大図である。(b)は、(a)の一部を説明するための平面図である。(c)は、

(b)に示された部分の変形例を示す平面図である。

【図11】(a)は、図10に示された半導体製造装置の変形例を示す図である。(b)は、図11(a)の一部をより詳細に説明するための平面図である。

【図12】本発明に係る半導体製造装置による効果を説明するための図である。

【符号の説明】

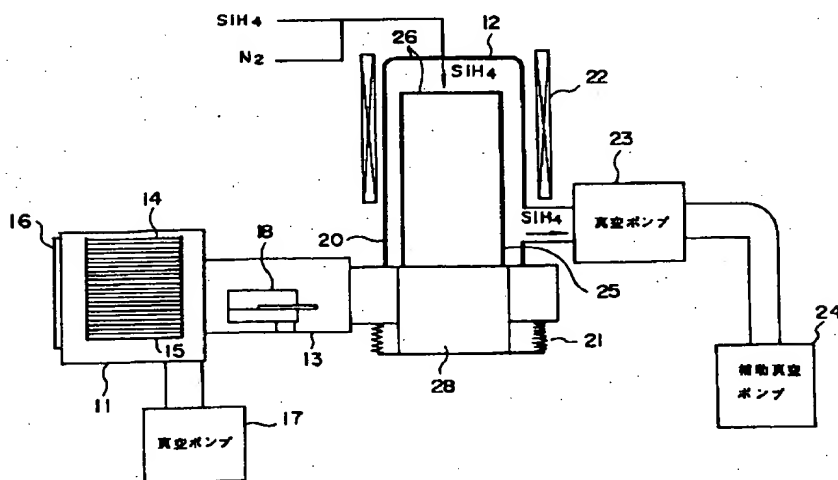
11
12
13
14
15
16
17
18
19
20
21
22
23
24
25
26
27
28
29
30

試料室
反応室
ロードロック室
ウェハ
カセット
ドア
真空ポンプ
ウェハ搬送用口

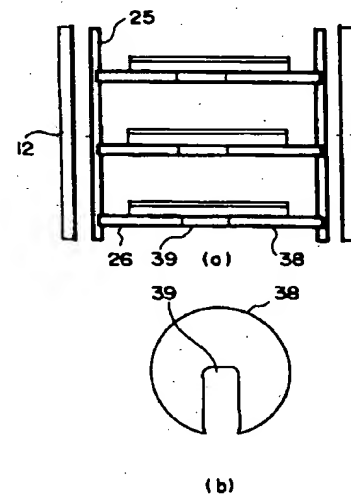
チャンバー部
ベローズ部
ヒーター
真空ポンプ
補助真空ポンプ
ウェハ搬送用ボ

シリコン膜
設置台
ダミーウェハ

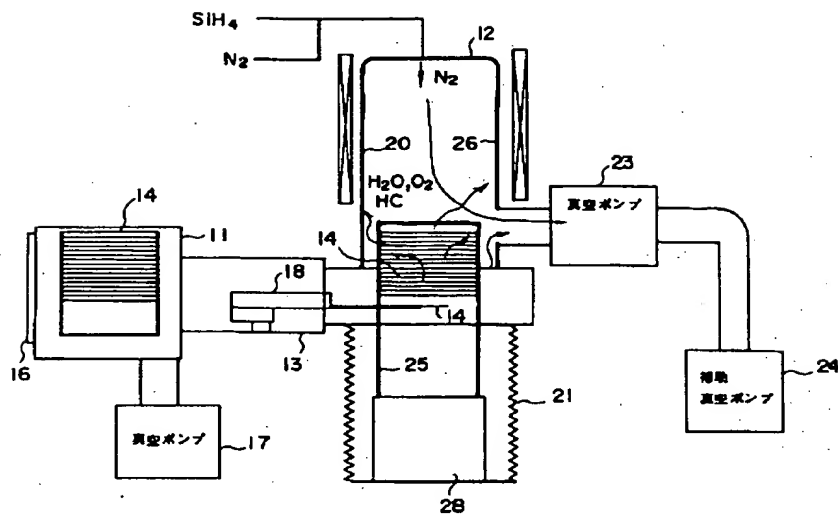
【図1】



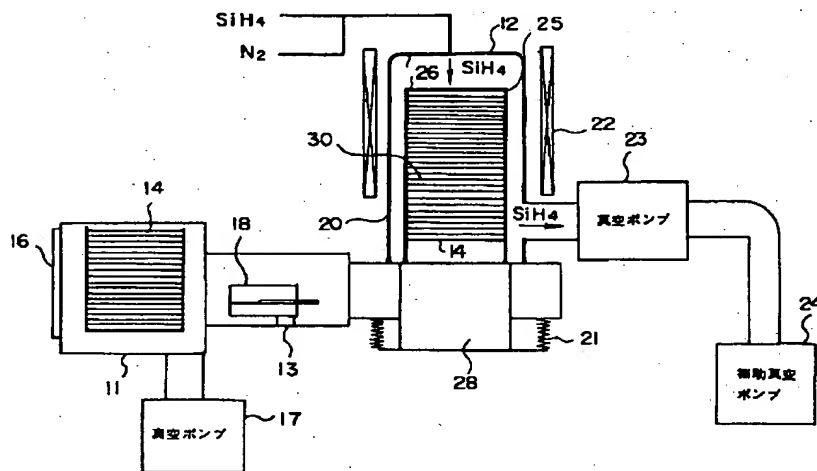
【図11】



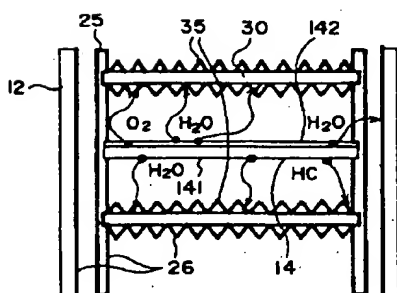
【図2】



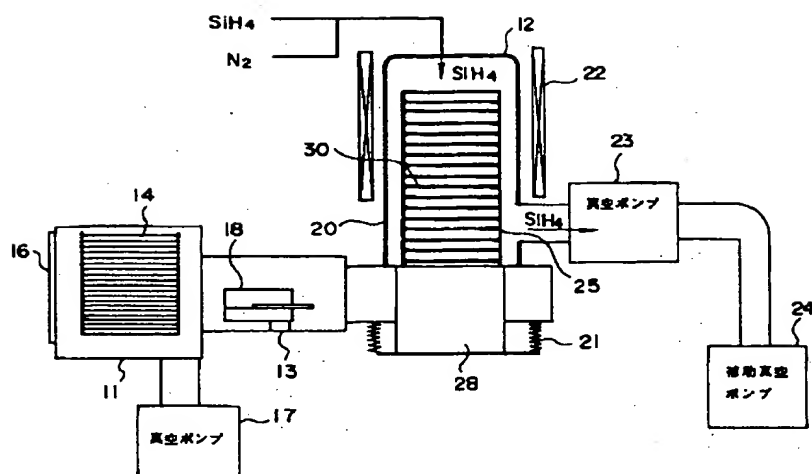
【図3】



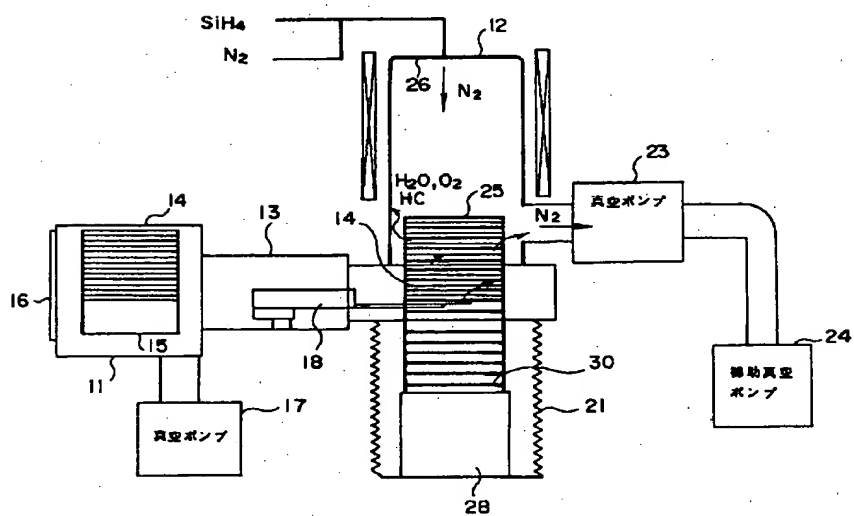
【図8】



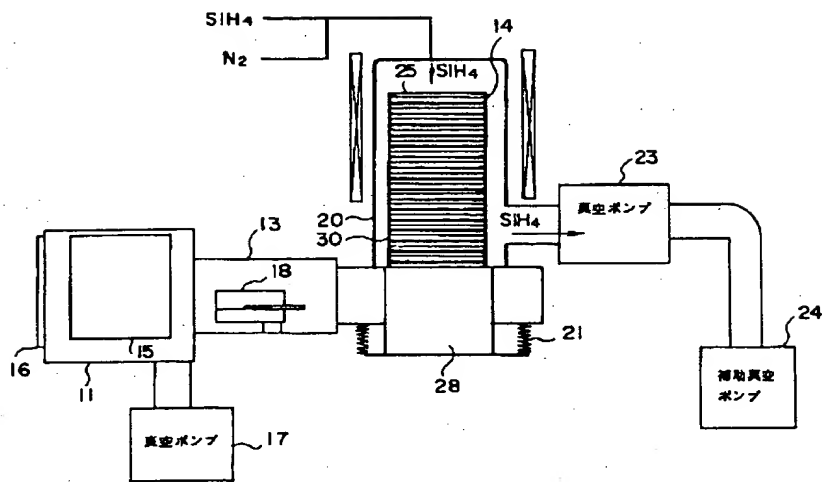
【図4】



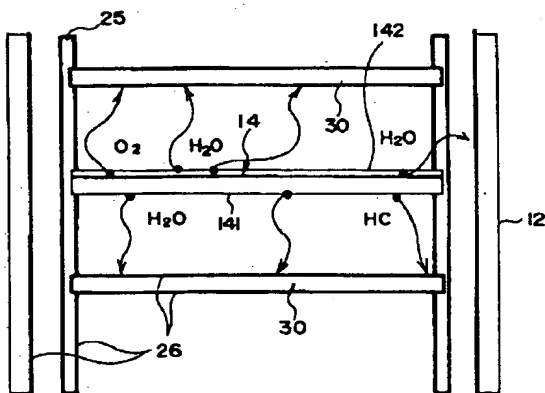
【図5】



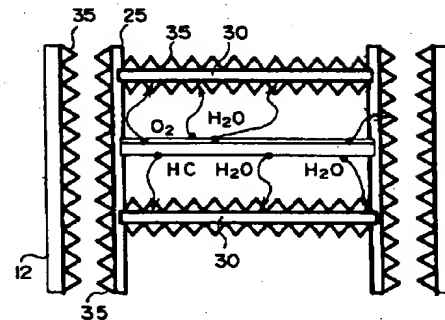
【図6】



【図7】



【図9】

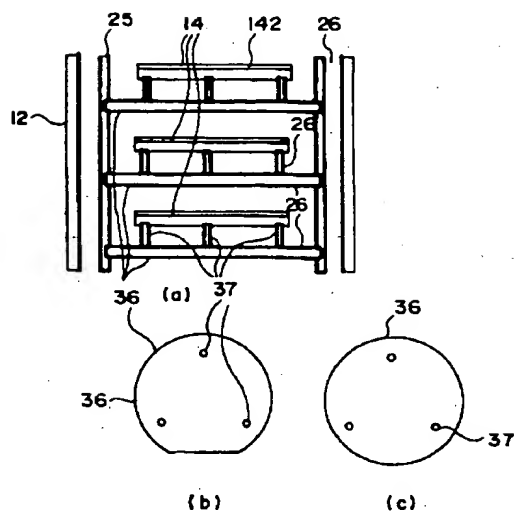


【図12】

HSG形成用リンドープ 非晶質シリコンおよび酸 化膜厚測定用シリコン基 板の各1枚と同時に導入 したウェハ	シリコン酸化膜厚			HSG形成による表面積増加率		
	プリコート 無し	プリコート有り 隔絶板無し	プリコート有り 隔絶板有り	プリコート 無し	プリコート有り 隔絶板無し	プリコート有り 隔絶板有り
シリコン基板; 48枚 自然酸化膜なし	3A	---	---	1.7倍	2.2倍	2.2倍
シリコン基板; 48枚 自然酸化膜付き	5A	---	---	1.5倍	2.2倍	2.2倍

酸化膜厚およびHSG形成による面積増加率はウェハ一面内の平均値

{ 図 10 }



* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] A capture method of a gas impurity characterized by coating said wall with a silicon film in advance of predetermined processing at a wall of a processor which performs predetermined processing, and capturing a gas impurity in said processor with a silicon film.

[Claim 2] The capture method of the gas impurity characterized by to introduce said semiconductor wafer into the processing interior of a room, and to capture and remove the gas impurity emitted from a semiconductor wafer with said semiconductor film after coating said processing interior of a room with a semiconductor film formed with a semiconductor of the same class as a semiconductor which constitutes said semiconductor wafer in advance of said predetermined processing, in case a semiconductor wafer is introduced into the processing interior of a room and predetermined processing is performed.

[Claim 3] It is the capture method of a gas impurity characterized by said semiconductor film by which coating is carried out being a silicon film in claim 2.

[Claim 4] A capture method of a gas impurity characterized by coating said silicon film by introducing silicon system gas in claim 3.

[Claim 5] It is the capture method of a gas impurity characterized by said silicon system gas containing at least one of silane gas, disilane gas, trishiran gas, and the tetra-silane gas in claim 4.

[Claim 6] To inert gas used for said predetermined processing while it sets to claim 2 and said semiconductor film by which coating is carried out can remove an acid and alkaline impurity or the organic substance in oxygen, moisture, and a list, it is the capture method of a gas impurity characterized by being inactive.

[Claim 7] It is the capture method of a gas impurity characterized by said semiconductor film by which coating is carried out being a germanium film in claim 6.

[Claim 8] It is the capture method of a gas impurity characterized by being processing for forming a laminating mold capacitor to which said predetermined processing has a semi-sphere grain-like grain in an electrode surface in claims 1 or 2.

[Claim 9] Semiconductor fabrication machines and equipment characterized by to have a processing room which specifies processing space, and which can be exhausted, a carrying-in means carry in a wafer which should be processed in said processing space, and a means form a semiconductor film which introduces gas into said processing space and becomes settled by said gas in a wall of said processing room before said wafer is carried in to processing space.

[Claim 10] They are the semiconductor fabrication machines and equipment which said gas is silicon system gas, and are characterized by a semiconductor film being a silicon film in claim 9.

[Claim 11] Semiconductor fabrication machines and equipment characterized by forming a boat for wafer installation which can install said two or more wafers in said processing space in claim 9.

[Claim 12] They are the semiconductor fabrication machines and equipment characterized by carrying out coating of said boat for wafer installation beforehand with said semiconductor with a wall of said processing room in claim 11.

[Claim 13] They are the semiconductor fabrication machines and equipment characterized by dividing said boat for wafer installation into two or more shelves in claim 12.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] This invention relates to the semiconductor fabrication machines and equipment which manufacture a semiconductor device using the capture method of the gas impurity used for capturing a gas impurity in the case of semiconductor device manufacture, and the capture method concerned.

[0002]

[Description of the Prior Art] Recently, in a semiconductor device like semiconductor memory, such as a dynamic RAM (it is hereafter called DRAM for short), the still higher degree of integration is demanded, and in order to meet this demand, an area required for each memory cell is also reduced extremely. For example, at 1MDRAM or 4MDRAMs, the layout Ruhr where the minimum layout width of face becomes 0.8 micrometers is adopted, and the layout Ruhr where the minimum layout width of face becomes 0.6 micrometers is adopted by another side and 16MDRAM. Thus, if the area of a memory cell contracts, the amount of the charge accumulated in a memory cell also becomes small, and it is difficult to secure the amount of charges required as a memory cell with high integration.

[0003] On the other hand, in order to secure the amount of charges required for a memory cell, the memory cell equipped with the capacitor of a trench mold or a laminating mold is proposed and put in practical use.

[0004] Among these, since it has the advantage referred to as it being high in soft error resistance, and not doing damage to a silicon substrate as compared with the thing equipped with the capacitor of a trench mold, the memory cell structure of having the capacitor of a laminating mold is expected as memory cell structure in the next generation. Moreover, raising the alpha-rays resistance in a trench by making a trench capacitor into laminating mold trench structure is also examined. Therefore, the laminating mold memory cell is promising as next-generation technology.

[0005] Here, the thing using HSG (hemi-spherical-grain) technology, i.e., hemispherical particle technology, as a laminating mold capacitor applicable to DRAM beyond 64M is proposed (Japanese-Patent-Application-No. 7-No. 072 or 276 specification). By forming many semi-sphere-like particles or mushroom-like particles in the surface of the are recording electrode of a capacitor, substantially, HSG technology tends to expand the surface area of an are recording electrode, and tends to realize big capacity by this.

[0006] collecting the silicon atoms of a nucleus periphery focusing on the nucleus which irradiated the silicon content gas of SiH₄ grade and was formed after this exposure, in order to arrange the silicon atom which should serve as a nucleus on the deposited amorphous silicon layer, when forming the above-mentioned are recording electrode -- the big irregularity on the surface -- that is, the particle of the shape of hemispherical or a mushroom is formed. As a result, hemispherical or the film which has a mushroom-like particle is a polish recon film, and calls henceforth hemispherical or the layer which has a mushroom-like particle a HSG-Si film.

[0007] Since an oxygen atom will control the migration of Si atom if number atomic layer formation of

the natural oxidation film etc. is carried out on the surface of an amorphous silicon when forming a semi-sphere-like particle on an amorphous silicon, it will become impossible thus, to form a semi-sphere-like particle. As for the silicon oxide as a natural oxidation film, oxygen tension will actually be formed on an amorphous silicon also in a 1×10^{-6} Torr degree. For this reason, in case a semi-sphere-like particle is formed, it must prevent that impurities, such as oxygen and water, remain in an ambient atmosphere as an impurity.

[0008] In the official report quoted upwards, after removing by processing the natural oxidation film formed on the amorphous silicon with hydrogen fluoride water, a wafer is introduced into the equipment which has a load lock chamber, and the method of forming a HSG-Si film is indicated.

[0009]

[Problem(s) to be Solved by the Invention] However, as described above, even if hydrogen fluoride water treatment once removes the natural oxidation film on a wafer the reaction chambers (the product made from a quartz, product made from SiC, etc.) which let a load lock chamber pass, are exhausted by the vacuum pump, and are heated -- many, when several wafers are introduced Remaining in the reaction chamber where the natural oxidation film is formed on the amorphous silicon, and impurities, such as moisture, are heated again was checked. This cause is because it ****s since it is heated by the moisture which is sticking to the interior and the surface of the silicon oxide currently formed on the wafer being introduced into a reaction chamber. although there is little effect of the moisture desorbed from an interlayer film etc., oxygen, and the organic substance if there is little wafer number of sheets -- many -- if several wafers are introduced, in order that the amount of an impurity may increase, it becomes difficult to maintain pure Si film surface. Especially the increment in a moisture partial pressure does effect to HSG formation strongly. Because, it is for the electrode surface on a wafer oxidizing with this moisture from which it was desorbed.

[0010] Thus, when the natural oxidation film remained on an amorphous silicon, even if it irradiated silicon content gas, to the atom used as a nucleus, silicon atoms did not fully gather but, for this reason, it became clear that there was a limit in the surface rate of increase of a HSG-Si film. This is for a natural oxidation film to control the migration of the silicon atom on the surface of an amorphous silicon. Moreover, when the electrode surface oxidized, even if it made high the degree of vacuum of a load lock chamber and an annealing chamber to the 1×10^{-8} Torr degree with the turbine pump etc., the improvement of the surface rate of increase of a HSG-Si film was not once found.

[0011] On the other hand, giving the capacity which carries out gettering of the impurity to the reactor core tube itself used by the heat treatment process at the time of semiconductor manufacture is proposed by JP,5-206,046,A. Here, while forming a reactor core tube by polish recon, heat treatment which brings the impurity of the polish recon itself together in the upper limit section of a reactor core tube is performed in the case of reactor core tube manufacture.

[0012] The official report concerned is not pointed out about the trouble that a limit is in the surface rate of increase in the case of HSG-Si film formation. Moreover, in order to form the film which has a hemispherical particle, i.e., a HSG-Si film, the official report described above also about using this reactor core tube is not suggested at all.

[0013] furthermore, the thing for which the reactor core tube itself is exchanged since impurity gettering capacity is given to the reactor core tube itself and the gettering capacity of a reactor core tube declines by adhesion of an impurity for whenever [of use of a reactor core tube / every] even if it applies the reactor core tube which compares and starts the official report concerned for hemispherical particle formation -- or it will be necessary to rework a reactor core tube at an elevated temperature. Therefore, this reactor core tube is unsuitable when repeat use is carried out repeatedly.

[0014] Next, reference of JP,1-197,388,A proposes making the getter material of the high grade which can adsorb the residual impurity in a vacuum and can be absorbed to the growth interior of a room of molecular-beam crystal equipment adhere to this official report. As a getter material raised here, aluminum, Mn, Nd, Sc, Sm, and Yb of a high grade are illustrated. thus, the getter material of the metal formed of these aluminum etc. in the above-mentioned official report -- H₂ O, and CO and CO₂ etc. -- it has pointed out that it is suitable for capturing a residual impurity.

[0015] However, since such a metaled getter material is gasified and evaporates by elevated-temperature heat treatment of 500 degrees C or more, it is inapplicable to manufacture of a semiconductor device with which the whole reaction chamber receives elevated-temperature heat treatment. Moreover, since it generally has the defect of degrading a device property when a metal adheres to Si, the metaled getter material is unsuitable for device manufacture.

[0016] When forming a HSG-Si film with HSG technology, the HSG-Si film is usually actually formed by heat-treating an amorphous silicon at an about 550-degree C elevated temperature, and annealing in the annealing interior of a room (namely, inside of the reaction chamber which was decompressed and was maintained at the elevated temperature) of LPCVD equipment. Thus, since about 550 degrees C needs to be elevated-temperature heat-treated when forming a HSG-Si film, the getter material of the metal indicated by the above-mentioned official report cannot be used as a getter material in the case of formation of a HSG-Si film.

[0017] the purpose of this invention -- many -- the effect of the moisture desorbed from an interlayer film even if it introduces several wafers in a chamber, oxygen, or the organic substance -- perfect -- removing -- a HSG-Si film -- homogeneity -- and it is offering the manufacture method of the semiconductor device which it is stabilized and can be formed by the high throughput.

[0018] Other purposes of this invention are offering the capture method of the gas impurity suitable for formation of a HSG-Si film.

[0019] The purpose of further others of this invention is offering the semiconductor fabrication machines and equipment using the getter material not evaporating also in an about 550-degree C elevated temperature.

[0020] As this getter material, the purpose of further others of this invention is offering the semiconductor fabrication machines and equipment using the material which does not degrade a device property, even if a wafer contacts.

[0021] Other purposes of this invention are offering the semiconductor fabrication machines and equipment which used materials other than a metallic material as getter material.

[0022]

[Means for Solving the Problem] According to this invention, a wall of a processor which performs predetermined processing is coated with a silicon film in advance of predetermined processing at said wall, and a capture method of a gas impurity of capturing a gas impurity in said processor with a silicon film is acquired. Predetermined processing is processing for forming a HSG-Si film, and it becomes unnecessary here, to remove a natural oxidation film by fluoric acid etc. by using this capture art.

[0023] Furthermore, semiconductor fabrication machines and equipment equipped with a processing room which specifies processing space by this invention and which can be exhausted, a carrying-in means to carry in a wafer which should be processed in said processing space, and a means form a covering film which introduces gas into said processing space and becomes settled by said gas in a wall of said processing room before said wafer is carried in to processing space are obtained. Here, a covering film may be a HSG-Si film which doped Lynn.

[0024]

[Embodiment of the Invention] If drawing 1 is referred to, the semiconductor fabrication machines and equipment concerning the gestalt of 1 operation of this invention are equipped with the sample room 11 and a reaction chamber 12, and the load lock chamber 13 held at the vacuum is formed between the sample room 11 and the reaction chamber 12.

[0025] Among these, the cassette 15 which held two or more wafers 14 is carried in to the sample room 11 out of atmospheric air through the door 16 of the sample room 11. Here, the interlayer film of the formed silicon oxidation membrane system shall be formed in each wafer 14, and the amorphous silicon film used for the upper part as a capacitor shall be further formed in it so that this may be covered with MOSFET which constitutes DRAM. Moreover, the vacuum pump 17 is connected with the sample room 11, and the sample room 11 is exhausted by this vacuum pump 17 to the degree of vacuum below the moisture partial pressure of a 1×10^{-6} Torr degree. In addition, at the sample room 11, pretreatment which removes the natural oxidation film formed on the amorphous silicon with hydrogen fluoride etc. may be

performed.

[0026] On the other hand, the robot 18 for wafer conveyance is formed in the load lock chamber 13 connected with the gate valve (not shown) to the sample room 11, and one wafer 14 held in the cassette 15 of the sample room 11 is conveyed at a time by the robot 18 concerned through a load lock chamber 13 in a reaction chamber 12 from the sample room 11.

[0027] The reaction chamber 12 was established in the lower part of the chamber portion 20 formed of a quartz, SiC, etc., and this chamber portion 20, and is equipped with the bellows portion 21 for an isolation with atmospheric air. The bellows portion 21 for an isolation can be expanded and contracted in the vertical direction of drawing so that it may mention later.

[0028] Moreover, the heater 22 formed with the coil is formed in the outside of a reaction chamber 12, and a reaction chamber 12 is exhausted by the vacuum pump 23 and the auxiliary vacuum pump 24. furthermore -- while the boat 25 for wafer installation which can hold two or more wafers 14 in a reaction chamber 12 is positioned on the installation base 28 -- silane (SiH₄) etc. -- silicon content gas and N₂ etc. -- the introductory pipe for introducing inert gas is connected.

[0029] Before the wafer 14 conveyed by the robot 18 for wafer conveyance is conveyed in a reaction chamber 12, silicon content gas is drawn in the reaction chamber 12 concerned. The reaction chamber 12 is maintained at the temperature more than the decomposition temperature of silicon content gas, for example, 600 degrees C, at this time. However, said silicon content gas installation may be performed in the temperature which performs HSG formation.

[0030] Under this ambient atmosphere, as silicon content gas stops at the wall of the chamber portion 20 of a reaction chamber 12, and a list in the form of a silicon film at the outer wall of the boat 25 for wafer installation and a thick wire shows it at drawing 1, the silicon film 26 is formed in the wall and boat 25 of a reaction chamber 12. Thus, a precoat will be carried out by a reaction chamber 12 and the boat 25 with the silicon film 26. The moisture, the oxygen, or the organic substance in a reaction chamber is captured in the silicon film 26 in this precoat. In addition, among the precoat of the silicon film 26, the reaction chamber 12 is exhausted by the vacuum pump 23 and the auxiliary vacuum pump 24, consequently excessive silicon content gas is exhausted from a reaction chamber 12. Furthermore, after the precoat of the silicon film 26 is performed, it gets down from exhaust air of a reaction chamber 12, and the inside of a reaction chamber 12 is maintained at the degree of vacuum of a 1×10^{-8} Torr degree.

[0031] If the precoat of the silicon film 26 is carried out to the inside of a reaction chamber 12, and the boat 20 for wafer installation, as shown in drawing 2, the bellows portion 21 for an isolation of a reaction chamber 12 will be elongated down the drawing. For this reason, the boat 20 for wafer installation moves down the drawing with the installation base 28. In this condition, the boat 20 for wafer installation will be put on the location in which a wafer 14 can be carried.

[0032] next, the gate valve between a load lock chamber 13 and a reaction chamber 12 (not shown) -- open -- the wafer 14 carried in him and the robot 18 for wafer conveyance is conveyed and held at the boat 20 for wafer installation. Here, also when hydrogen fluoride water treatment was carried out to the wafer 14 carried in through the load lock chamber 13 from the sample room 11 before introducing into the sample room 11 at the sample room 11, also when hydrogen fluoride processing is performed, impurities, such as oxygen, moisture and a hydrocarbon (HC), and the organic substance, had adhered unescapable, and these impurities were unremovable even if it raised the degree of vacuum in the sample room 11 and a load lock chamber 13.

[0033] Thus, the wafer 14 to which the impurity adhered is carried in the boat 25 for wafer installation by which was led to the chamber portion 20 of the reaction chamber 12 which carried out the precoat of the silicon film 26, then the precoat was carried out similarly. In a reaction chamber 12, it is nitrogen gas N₂ as inert gas. While being introduced, a reaction chamber 12 is in the condition maintained at the temperature of 550 degrees C or more, and is exhausted by the vacuum pump 23 and the auxiliary vacuum pump 24. At this time, it is N₂. With the silicon film which carried out the precoat, gas is not captured by the wafer in order not to react.

[0034] Here, a part of impurity which adhered on the wafer 14 is removed by exhaust air of a vacuum pump 23 and the auxiliary vacuum pump 24. Moreover, since the reaction chamber 12 is maintained at

the above mentioned appearance by 550 degrees C, even if the boat 25 for wafer installation moves caudad, it is getting warm at about 300 degrees C. If a wafer is transferred at this temperature, some impurities which are adsorbing on a wafer 14 will ****, and it will be captured by the portion by which the silicon coat is carried out, or will be removed by the exhaust air pump.

[0035] Therefore, since impurities, such as oxygen and moisture, were removed from the amorphous silicon surface of a wafer 14, and the interlayer film of the electrode circumference, the amorphous silicon surface was maintained at clarification and has prevented formation of a natural oxidation film.

[0036] Like, if a part of impurity on a wafer 14 is removed in the format which was mentioned above and which was shown in drawing 2, as shown in drawing 3, the bellows portion 21 of a reaction chamber 12 will be contracted, and the boat 25 for wafer installation will move above the drawing with the wafer 14 and the installation base 28 of predetermined number of sheets which were installed in the boat 25 concerned. Furthermore, the impurity from which it was not desorbed at the time of wafer 14 transfer evaporates by being heated in case wafer installation is carried out in the 550-degree C above-mentioned reaction chamber 12, sticks to the silicon film 26 covered by the chamber portion 20 and the boat 25 for wafer installation, and is captured.

[0037] The nucleus which consisted of glaring and annealing silane gas continuously as silicon content gas in the condition by which it was shown in drawing 3 to each wafer 14 carried in the boat 25 for wafer installation with the silicon atom is formed on the amorphous silicon electrode on each wafer 14. Since the pure phosphorus dope amorphous silicon surface which removed the impurity is formed as mentioned above, it decomposes on this surface and a silicon film deposits silane gas on each wafer 14. Since the Lynn concentration in the deposited silicon film is low, the migration of a silicon atom forms a cause nucleus easily. A particle can be grown up focusing on this nucleus. The reaction chamber 12 after a silane exposure is maintained at the temperature of 550 degrees C, and the degree of vacuum of 1×10^{-8} Torr. Each wafer 14 was held for 30 minutes in this ambient atmosphere. Moreover, the flow rate of silane gas was introduced by 15SCCM(s).

[0038] The precoat of the above-mentioned silicon film 26 may be performed for whenever [of formation of a HSG-Si film / every], and when the count of predetermined and a HSG-Si film are formed and the impurity capture capacity of the silicon film 26 declines, it may be performed.

[0039] If drawing 4 is referred to, the semiconductor fabrication machines and equipment concerning the gestalt of operation of the 2nd of this invention kept the predetermined gap in the perpendicular direction of the boat 25 for wafer installation arranged in a reaction chamber 12, and are equipped with the configuration which has arranged two or more dummy wafers 30. Here, each dummy wafer 30 is constituted by silicon, a quartz, or carbonization silicon (SiC), keeps the gap which can arrange each wafer 14 (not shown in drawing 4) between the dummy wafers 30 which adjoin mutually, and is arranged in the boat 25.

[0040] Before arranging a wafer 14, in drawing 4, a boat 25 is moved above drawing 4 by shrinking the bellows section 21 for an isolation like drawing 1 between the dummy wafers 30. In this condition, the inside of a reaction chamber 12 is heated to 530 degrees C, then a silane (SiH_4) is irradiated in a reaction chamber 12 as silicon content gas. It decomposes at the above-mentioned temperature and the irradiated silane adheres to vertical both sides of the dummy wafer 30 inside the wall of the chamber section 20 of a reaction chamber 12, a boat 25, and a boat 25 as a silicon film 26.

[0041] While suspending the exposure of a silane, operating a vacuum pump 23 and an auxiliary pump 24 and making the inside of a reaction chamber 12 into a vacua, if the silicon film 26 is formed in a reaction chamber 12, a boat 25, and the dummy wafer 30 as described above, as it is shown in drawing 5, it is nitrogen gas N_2 as inert gas. It introduces in a reaction chamber 12. These N_2 It does not react with the silicon film which was mentioned above and which carried out the precoat like. At this time, as shown in drawing 5, the bellows section 21 of a reaction chamber 12 is elongated, and a boat 25 is caudad moved with the installation base 28 and the dummy wafer 30. Where a boat 25 is moved caudad, from the robot 18 for wafer conveyance in a load lock chamber 13, between the dummy wafers 30 prepared in the boat 25 in a reaction chamber 12, sequential arrangement of each wafer 14 is carried out, and it goes. In the case of this example, whenever a wafer 14 is arranged between the dummy wafers 30,

every, from the bottom, one by one, it contracts, and the bellows section 21 for an isolation raises a boat 25 with the installation base 28, and goes. For this reason, the sequential array of the wafer 14 will be carried out between the dummy wafers 30 from the topmost part of a boat 25.

[0042] Also in this case, like the case of the gestalt of the 1st operation, the reaction chamber 12 is maintained at the temperature of about 550 degrees C, and nitrogen gas is introduced in the reaction chamber 12 as inert gas. Therefore, the wafer conveyed by the boat 25 will be heated gradually. Moreover, the reaction chamber 12 is exhausted by inert gas installation and coincidence with the vacuum pump 23 and the auxiliary vacuum pump 24.

[0043] In the case of this example, each wafer 14 arranged in the boat 25 is covered with the silicon film which is in the condition of having kept the gap and having been inserted with the dummy wafer 30, and each dummy wafer 30 can adsorb impurities, such as moisture, oxygen, and a hydrocarbon (HC), and can capture it. Here, although it said that the sequential set of the wafer 14 is carried out from the upper part of a boat 25, the sequential set of the wafer 14 may be carried out from the lower part side of a boat 25. Because, if it has just taken out from the reactor core tube, since the dummy wafer 30 is heated, it will be because it is effective in removing the impurity adhering to a wafer 14.

[0044] As shown in drawing 6, when the wafer 14 set to the cassette 15 of the sample room 11 is altogether conveyed by the boat 25 of a reaction chamber 12 with the wafer carrier robot 18 in a load lock chamber 13, a boat 25 will be arranged by contraction of the bellows portion 21 within the chamber portion 20 of a reaction chamber 25 in the highest location. It will be completely surrounded by each wafer 14 in a boat 25 by the dummy wafer 30 by which the precoat was carried out with the silicon film 26, and the boat 25 so that clearly also from drawing 6.

[0045] Moreover, the gap between the dummy wafers 30 contiguous to each wafer 14 is very short as compared with the gap between the wafers 14 and the silicon films 26 in the gestalt of the 1st operation which were explained with reference to drawing 1 etc. Moreover, the area of the portion which can carry out impurity capture increases. Therefore, with the gestalt of the 2nd operation, as compared with the 1st example, the silicon film 26 can remove the impurity on a wafer 14 more efficiently, and the surface of each wafer 14 is maintained at a pure condition. Therefore, a natural oxidation film is hardly formed in the surface of a wafer 14, and contamination is not produced, either.

[0046] In this condition, the installation to the reaction chamber 12 of the nitrogen gas as inert gas is suspended, and the inside of a reaction chamber 12 is exhausted with a vacuum pump 23 and the auxiliary vacuum pump 24 to a predetermined degree of vacuum, for example, 1×10^{-8} Torr.

[0047] First, a reaction chamber 12 is heated to the temperature of about 560 degrees C. Then, as shown in drawing 6, silane gas (SiH_4) is introduced in a reaction chamber 12. Consequently, it turned out that the HSG-Si film which a silicon atom adheres efficiently and has big irregularity can be formed on the amorphous silicon on each defecated wafer 14 according to the production process shown in drawing 5.

[0048] Drawing 7 is drawing expanding and showing the condition of the wafer 14 shown in drawing 6, and the boat 25 for wafer installation is positioned in the interior of a reaction chamber 12. Moreover, a gap is kept in the boat 25 for wafer installation, and the dummy wafer 30 formed of a quartz, SiC, etc. is arranged. As a thick wire shows to drawing 7, it is formed and the wall of a reaction chamber 12, the surface of the boat 25 for wafer installation, and the surface of the dummy wafer 30 adhere to it, before the silicon film 26 which works as a getter to moisture, oxygen, HC, etc. installs a wafer 14 in a boat 25.

[0049] In drawing 7, the wafer 14 is arranged after formation of the silicon film 26 between the dummy wafers 30 which adjoin mutually. The illustrated wafer 14 is equipped with the semiconductor substrate 141 and the device layer 142 formed in the semiconductor substrate 141 surface concerned, and the interlayer film is formed in the device layer 142 concerned with MOSFET etc. In this case, on the device layer 142 and the semiconductor substrate 141, in case it passes through the sample room 11 and a load lock chamber 13, moisture (H_2O), oxygen (O_2), a hydrocarbon (HC), etc. shall have adhered as impurities.

[0050] If a wafer 14 is arranged in this condition between the dummy wafers 30 of the reaction chamber 12 maintained at the elevated temperature, the moisture of the device layer 142 and oxygen evaporate,

and a part will be captured by the silicon film 26 on reaction chamber 12 wall while being captured by the silicon film 26 formed in the dummy wafer 30 positioned above the wafer 14. On the other hand, also from the rear face of a wafer 14, impurities, such as moisture and a hydrocarbon (HC), evaporate and it is captured by the dummy wafer 30 with which the wafer 14 was positioned caudad, and the silicon film 26 of reaction chamber 12 wall.

[0051] In the illustrated example, since the gap between the surface of a wafer 14 and a rear face, and the silicon film 26 that works as a getter is very narrow, as mentioned above, it can prevent efficiently that a natural oxidation film and a contamination layer are formed in the front reverse side of a wafer 14.

[0052] If drawing 8 is referred to, the modification of the semiconductor fabrication machines and equipment shown in drawing 7 is shown, and it differs from the example of drawing 7 here in that the silicon film 35 which has irregularity on the front reverse side of the dummy wafer 30 is formed. Since surface area of the silicon film 35 can be enlarged by preparing irregularity in the silicon film 35 as shown in drawing 8, the gettering capacity of the silicon film 35 can be raised. Therefore, in the semiconductor fabrication machines and equipment concerning this example, there is an advantage that the impurity from a wafer 14 can be captured more efficiently than the example of drawing 7.

[0053] Moreover, what is necessary is to form the dummy wafer 30 with silicon, to apply HSG technology and just to form HSG-Si in the silicon surface by the well-known method by irradiating silicon content gas, for example, a silane etc., in order to form in the surface the silicon film 35 which has irregularity. In addition, since expansion of the area by the irregularity formed in the dummy wafer 30 may be small as compared with the HSG-Si film formed on a wafer 14, the impurity may adhere, for example on the dummy wafer 30. Moreover, irregularity is formed in the surface of dummy wafer 30 self by processing, and the method of depositing Si film on this may be used.

[0054] If drawing 9 is referred to, another modification of drawing 7 is shown, the silicon film 35 which has irregularity is formed not only in the dummy wafer 30 top but in the wall of a reaction chamber 12 and the surface of a boat 25 in this drawing, and the area of the silicon film 35 which captures an impurity by this can be expanded further. Thus, since it can form using a well-known method, the silicon film 35 which has irregularity on a reaction chamber 12 and a boat 25 is not explained in full detail here.

[0055] With reference to drawing 10 (a) and (b), the semiconductor fabrication machines and equipment concerning the gestalt of operation of the 3rd of this invention are explained. The gestalt of this operation is equipped with the wafer attaching part equipped with three upright wafer maintenance bars 37 on the dummy wafer 36 of the circular configuration which cut and lacked the part, and this dummy wafer 36, as shown in drawing 10 (b). Here, the dummy wafer 36 and the maintenance bar 37 are formed of silicon, a quartz, or SiC, and the surface of the dummy wafer 36 and the maintenance bar 37 is covered with the silicon film like the gestalt of operation mentioned above.

[0056] Thus, it becomes easy to position the dummy wafer 36 on a boat 25 by using the dummy wafer 36 of the configuration which cut and lacked the part.

[0057] With this configuration, each wafer 14 conveyed from a load lock chamber 13 (refer to drawing 6) in a reaction chamber 12 is carried on the maintenance bar 37 of a wafer attaching part by the robot 18 for wafer conveyance. Even if it carries a wafer 14 on the maintenance bar 37, since the device layer 142 of each wafer 14 does not touch the dummy wafer 36 and directly, it can prevent contamination of the device layer 142 by contact etc.

[0058] If drawing 10 (c) is referred to, the modification of the dummy wafer 36 which can be used for drawing 10 (a) is shown, and the dummy wafer 36 of a circular configuration is shown here, and three maintenance bars 37 are formed also on the dummy wafer 36 concerned. The wafer attaching part of drawing 10 (c) as well as drawing 10 (b) can be used. In addition, at drawing 10 (b) and (c), although the number of the maintenance bars 37 was made into three, it cannot be overemphasized that the number of the maintenance bars 37 is not limited to three. Moreover, the fixture which prevents that a wafer is slippery may be prepared on the dummy wafer 36.

[0059] Drawing 10 (a) Also in - (c), irregularity may be formed in the silicon film 26 which acts as a

getter like drawing 8 and drawing 9 .

[0060] If drawing 11 (a) and (b) are referred to, other examples of the dummy wafer 38 in this invention are shown, and the slitting section 39 for inserting the arm of the robot 18 for wafer conveyance is formed in the dummy wafer 38 here as shown in drawing 11 (b). On the illustrated dummy wafer 38, like other examples, the silicon film 26 is formed, and as shown in drawing 11 (a), the robot 18 for wafer conveyance is directly equipped with the wafer 14. Moreover, also in this example, the silicon film 26 is formed in a reaction chamber 12 and the surface of a boat 25, and irregularity may be prepared in these silicon film 26.

[0061] Like the semiconductor fabrication machines and equipment applied to this invention with reference to drawing 12 , after forming the silicon film 26 in a reaction chamber 12 beforehand, the effect at the time of forming a HSG-Si film is explained.

[0062] First, while preparing one silicon substrate for oxide-film thickness measurement without the natural oxidation film which has the phosphorus dope amorphous silicon substrate for HSG formation and the clean surface without the natural oxidation film which has the clean surface, respectively When it conveys to a reaction chamber 12 after preparing the silicon substrate (wafer) of 48 sheets in which the natural oxidation film is not formed and carrying in to the sample room 11, as shown in the 1st train of drawing 12 When the precoat was not given to a reaction chamber 12, 3A silicon oxide was formed on the amorphous silicon. The surface area rate of increase of the HSG-Si film at this time was 1.7 times the surface area of an amorphous silicon. As it was the case where the precoat by the silicon film 26 is given to a reaction chamber 12, on the other hand and was shown in drawing 1 , when there was no isolation board like a dummy wafer between silicon substrates, silicon oxide was not formed in the silicon substrate conveyed in the reaction chamber 12, and the surface area rate of increase of the HSG-Si film after HSG processing was 2.2 times. Moreover, also when a silicon film was formed on an isolation board like a reaction chamber 12 and a dummy wafer, silicon oxide was not formed in the silicon substrate conveyed in the reaction chamber 12, and the surface area rate of increase of a HSG-Si film was 2.2 times.

[0063] Next, when the precoat was not given to a reaction chamber, the about 4A natural oxidation film was formed on the silicon substrate of 48 sheets carried in to the sample room 11 and the HSG-Si film was formed [the thickness of the silicon oxide which grew on the silicon substrate which has the clean surface became 5A and] in this reaction chamber, the surface area rate of increase had stopped 1.5 times.

[0064] The surface area rate of increase of the HSG-Si film which silicon oxide was not formed in the silicon substrate carried in in the reaction chamber, and was formed in it in this condition with the silicon film on the other hand when the precoat of the both sides of a reaction chamber or a reaction chamber, and an isolation board was carried out was 2.2 times.

[0065]

[Effect of the Invention] As explained above, before processing the purpose to a wafer in processing rooms, such as a reaction chamber, according to this invention, the surface area rate of increase of the HSG-Si film which captures the impurity on a wafer with a silicon film, and can defecate the wafer surface, consequently is performed henceforth is improvable by [which are beforehand depended on a silicon film] carrying out the precoat. Furthermore, since a precoat can be performed without exchanging processing rooms, such as a reaction chamber, it is very effective also in the field of economical efficiency.

[Translation done.]

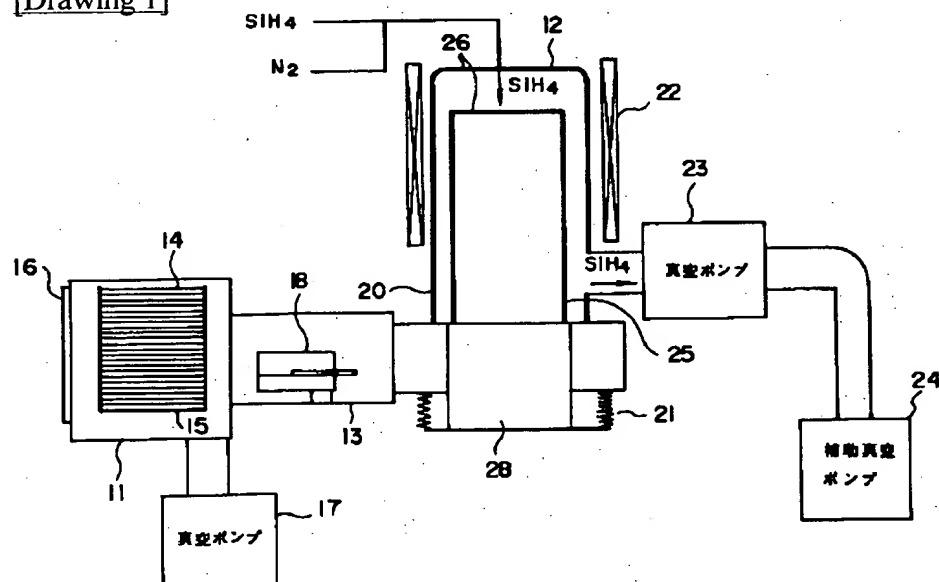
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

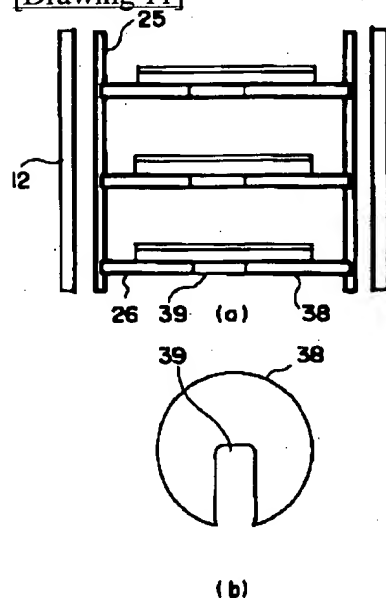
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

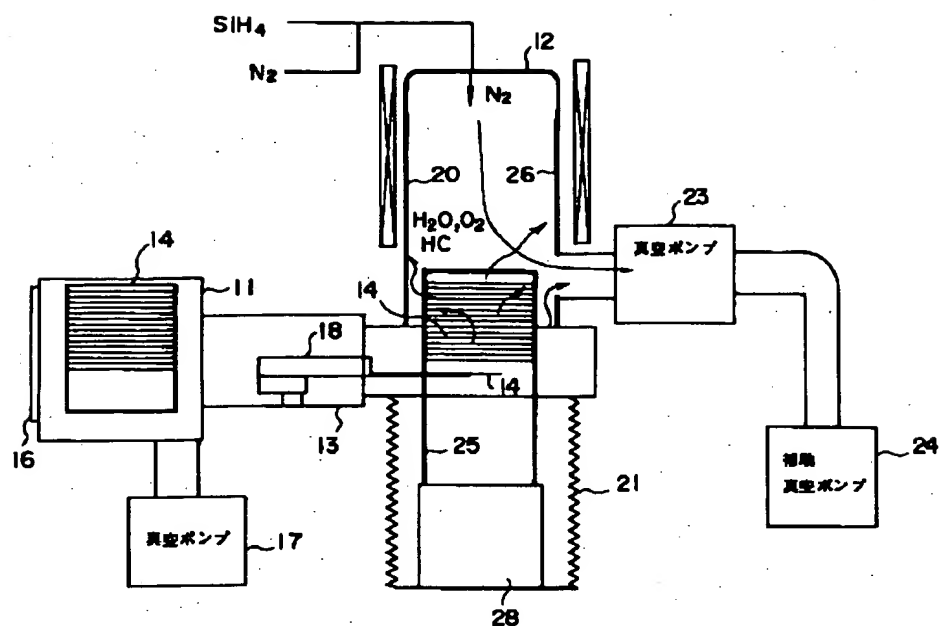
[Drawing 1]



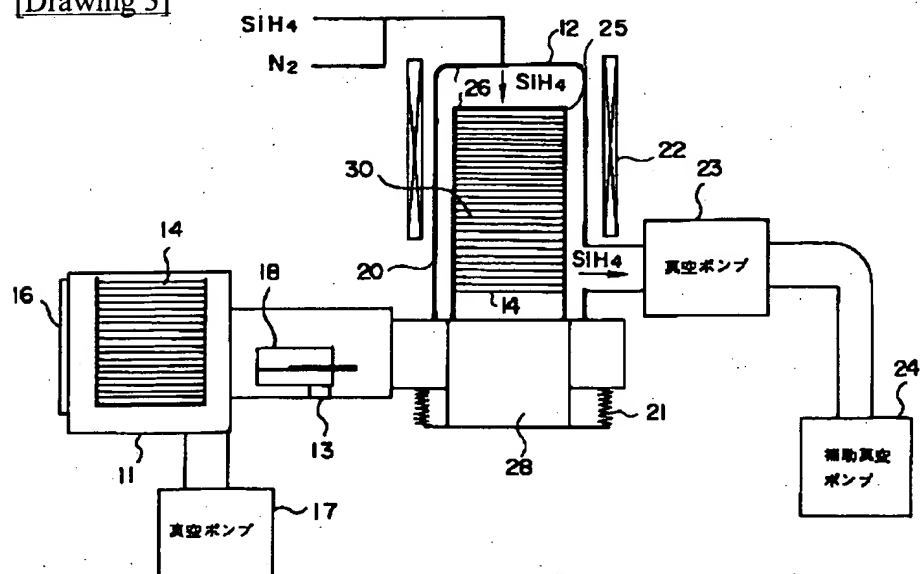
[Drawing 11]



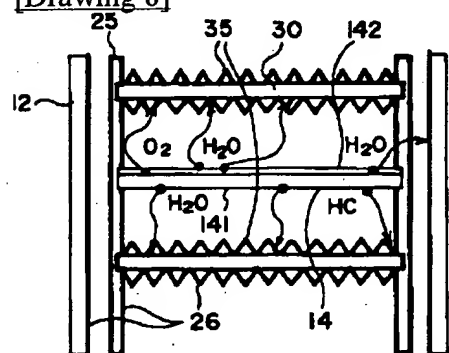
[Drawing 2]



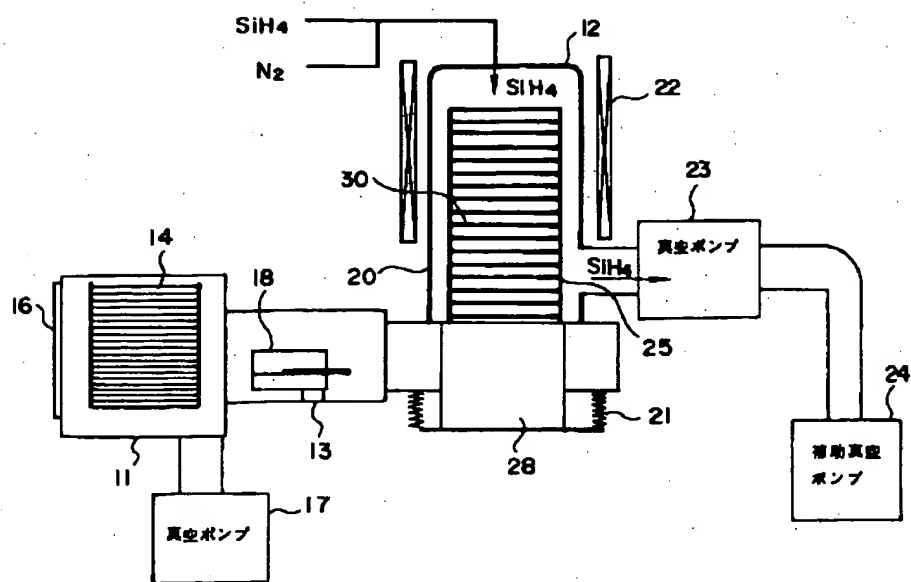
[Drawing 3]



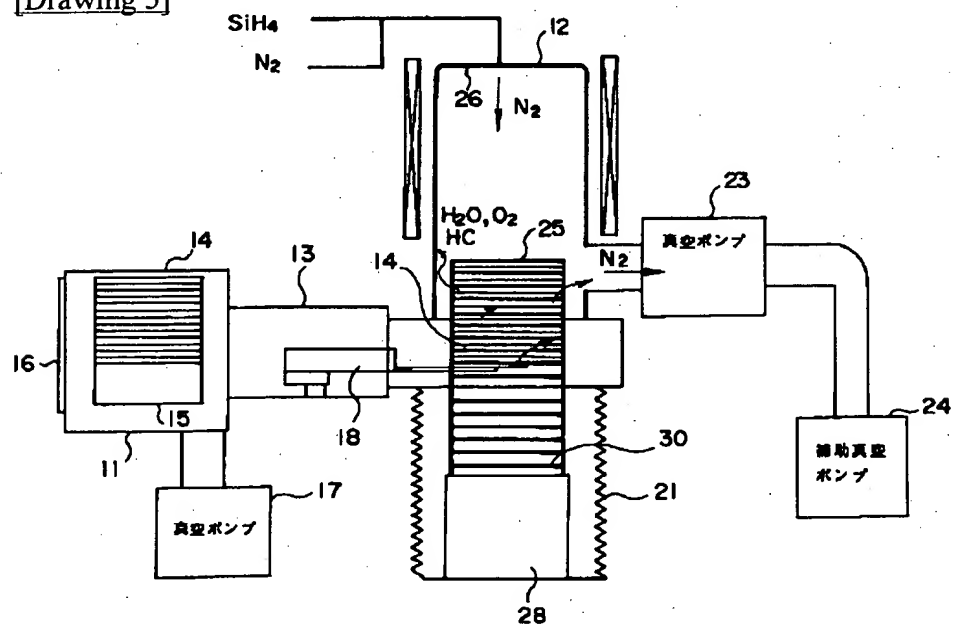
[Drawing 8]



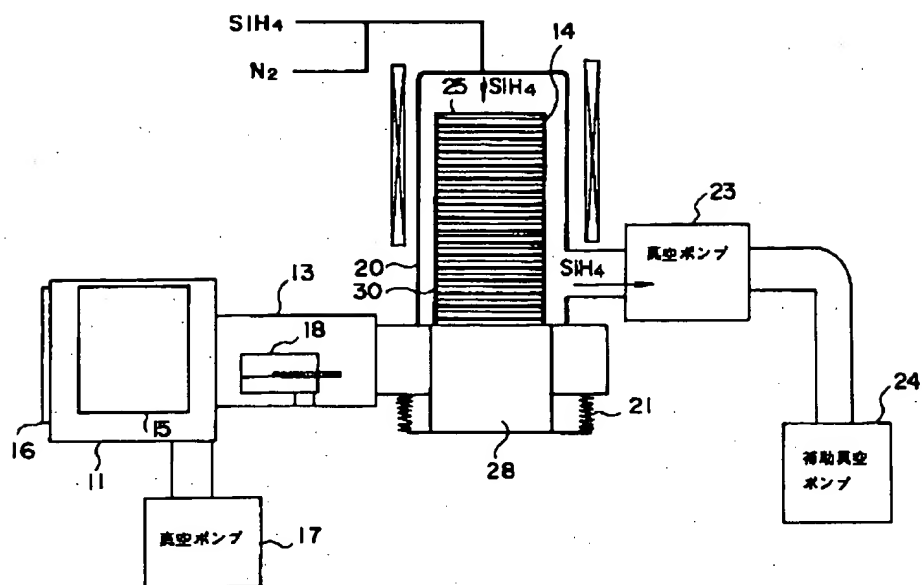
[Drawing 4]



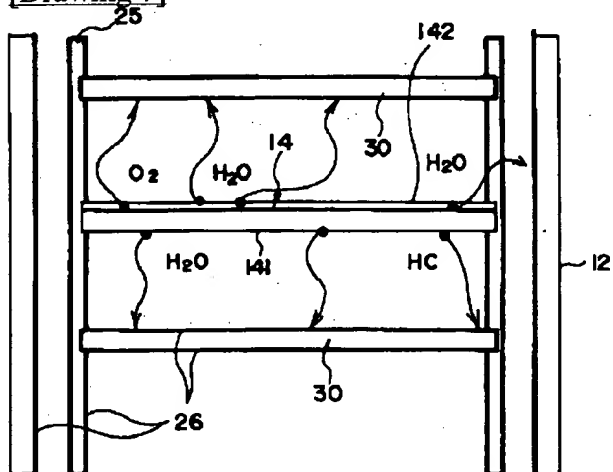
[Drawing 5]



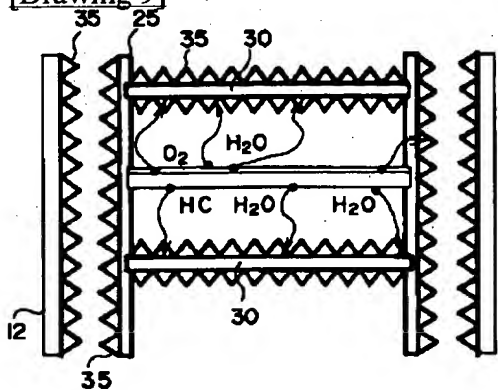
[Drawing 6]



[Drawing 7]



[Drawing 9]

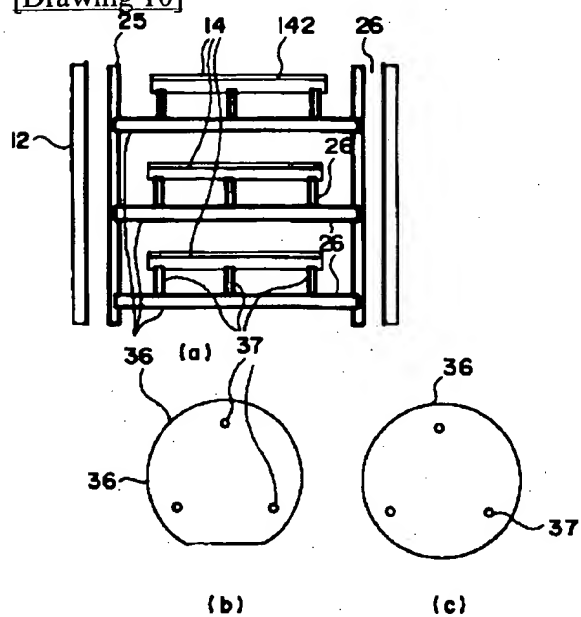


[Drawing 12]

HSG形成用リンドープ 非晶質シリコンおよび酸 化膜厚測定用シリコン基 板の各1枚と同時に導入 したウェハ	シリコン酸化膜厚			HSG形成による表面積増加率		
	プリコート 無し	プリコート有り 隔絶板無し	プリコート有り 隔絶板有り	プリコート 無し	プリコート有り 隔絶板無し	プリコート有り 隔絶板有り
シリコン基板; 48枚 自然酸化膜なし	3人	1.7倍	2.2倍	2.2倍
シリコン基板; 48枚 自然酸化膜付き	5人	1.5倍	2.2倍	2.2倍

酸化膜厚およびHSG形成による面積増加率はウェハ一面内の平均値

[Drawing 10]



[Translation done.]